

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 54-030734
(43)Date of publication of application : 07.03.1979

(51)Int.Cl. G06K 15/20

(21)Application number : 52-096511 (71)Applicant : MITSUBISHI ELECTRIC CORP
(22)Date of filing : 11.08.1977 (72)Inventor : SHIMODA YASUhide
TAKAZAWA GIICHI

(54) DISPLAY UNIT

(57)Abstract:

PURPOSE: To transfer data to a memory at a high speed by dividing the memory into two, by providing a control circuit to both the memories, and by attaining alternate display and access from a computer.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

⑨日本国特許庁
公開特許公報

⑩特許出願公開
昭54—30734

⑪Int. Cl.²
G 06 K 15/20

識別記号
1 0 1

⑫日本分類
97(7) B 41

庁内整理番号
7341—5B

⑬公開 昭和54年(1979)3月7日

発明の数 1
審査請求 未請求

(全 4 頁)

⑭ディスプレイ装置

⑮特 願 昭52—96511

⑯出 願 昭52(1977)8月11日

⑰発 明 者 下田康秀

鎌倉市上町屋325番地 三菱電
機株式会社計算機製作所内

⑱発 明 者 高沢義一

鎌倉市上町屋325番地 三菱電
機株式会社鎌倉製作所内

⑲出 願 人 三菱電機株式会社

東京都千代田区丸の内二丁目2
番3号

⑳代 理 人 弁理士 葛野信一 外1名

明 細 書

1. 発明の名称

ディスプレイ装置

2. 特許請求の範囲

- (1) 表示画面上に表示するための画面情報を分けてそれぞれ記憶する第1および第2のメモリと、上記第1および第2のメモリへの読出し、または書き込み動作をそれぞれ制御する制御手段と、上記第1のメモリ、または第2のメモリと計算機等との情報の受渡しを行なう機能をもつ処理手段と、上記第1のメモリからの出力コード信号、または第2のメモリからの出力コード信号を選択する選択回路と、上記選択回路によって選択された出力コード信号を文字表示パターンに変換するキャラクタジェネレータと、上記キャラクタジェネレータからの出力信号を直列のビデオ信号に変換するビデオ信号発生回路と、上記ビデオ信号発生回路からの出力信号に基づいて所定の文字情報を表示画面上に表示する表示手段とを

備え、上記表示画面上への所定情報の表示動作と上記第1および第2のメモリへの電子計算機等からの読み出しまたは書き込み動作とを関連性を持たせて交互に行なうようにしたことを特徴とするディスプレイ装置。

- (2) 第1のメモリは画面情報のうち奇数カラム情報を、第2のメモリは画面情報のうち偶数カラム情報をそれぞれ記憶する特許請求の範囲第1項記載のディスプレイ装置。
- (3) 第1のメモリは画面情報のうち偶数カラム情報を、第2のメモリは画面情報のうち奇数カラム情報をそれぞれ記憶する特許請求の範囲第1項記載のディスプレイ装置。
- (4) 第1のメモリの情報を表示するために第1のメモリを読み出している時間に第2のメモリへの読み出しまたは書き込み動作を行なうようにした特許請求の範囲第1項記載のディスプレイ装置。
- (5) 第2のメモリの情報を表示するために第2のメモリを読み出している時間に第1のメモ

リへの読み出しまたは書き込み動作を行なうようにした特許請求の範囲第1項記載のディスプレイ装置。

3. 発明の詳細な説明

この発明は漢字、カタカナ等の文字、記号、図形等を陰極線表示管等に表示するディスプレイ装置に関するものである。

まず従来のディスプレイ装置を第1図を用いて説明する。

なおここでは説明の便宜上文字を表示するディスプレイ装置について説明する。

第1図は従来のディスプレイ装置を示すブロック図であり、同図において(1)は電子計算機、(2)は後述するメモリと電子計算機(1)とのデータの受け渡し、キーボード(3)、並びに図示していないライトペンからの信号の処理を行なう処理回路、(4)は一面面分のデータが記憶してあるメモリ(5)はメモリ(4)を制御するメモリ制御回路であって処理回路(2)を介して電子計算機(1)またはキーボード(3)からのデータをメモリ(4)へ書き

特開 昭54-30734(2)

込んだりまた読み出したメモリ(4)からのデータを処理回路(2)へ送るものである。

(6)はタイミング信号発生回路、(7)はメモリ(4)から与えられる文字コードとタイミング信号発生器(6)から与えられるタイミングにより、文字の表示パターンを発生するキャラクタジェネレータ、(8)はキャラクタジェネレータ(7)からの文字の表示パターン信号を直列のビデオ信号に変換するビデオ信号発生回路、(9)はビデオ信号発生回路(8)からのビデオ信号とタイミング信号発生回路(6)からのタイミングにより文字の表示を行なう表示装置(以下CRTという。)である。

このような構成において電子計算機(1)、またはキーボード(3)から与えられた信号は処理回路(2)により制御信号か、メモリ書き込み信号かが判別されメモリ書き込み信号であればメモリ制御回路(5)によりメモリ(4)に書き込まれる。

メモリ(4)のデータ(文字コードタイミング信号)発生回路(6)からの信号により順次読み出されて、キャラクタジェネレータ(7)に送られ、そのデー

タに対応した文字の表示パターンに変換される。

このようにして得られた文字の表示パターン信号はビデオ信号発生回路(8)により直列のビデオ信号に変換され、CRT(9)の画面上に表示される。

また電子計算機(1)はメモリ(4)をアクセスする場合は表示時間外に行なわれ、処理回路を介して行なわれるしかしながら上記従来のディスプレイ装置においてはメモリ(4)の内容を変更したりあるいはその内容を電子計算機(1)で参照する場合において問題がある。すなわち従来のディスプレイ装置はメモリ(4)の内容をCRT(9)に繰り返し表示させているので、その表示時間中に他からの介入すなわちメモリ(4)の内容の変更、またはその内容を参照することはできない。従って他から上述した処理を行なう場合には電子計算機(1)からのアクセスは表示時間外すなわち帰線時間等を利用する以外にはなくシステムとしての運用効率を著しく低下させている。

この発明はこのような従来の問題点を改善す

るためになされたもので、メモリとしてランダム・アクセス形を使用し、このメモリを画面位置を示す偶数カラムと奇数カラムとに分けて設けるとともにそれぞれのメモリに制御回路を設けて表示と電子計算機等からのアクセス動作を交互に行なうようにして表示時間中でもアクセス動作を可能にしたディスプレイ装置を提供するものである。

以下、この発明の一実施例を図面に基づいて詳述する。

第2図はこの発明の一実施例を示すディスプレイ装置のブロック図、第3図はこの発明の動作を説明するための説明図である。

第1図において(1)は電子計算機、(2a)は後述する第1のメモリと電子計算機(1)とのデータ受渡し、キーボード(3)からの信号の処理を行なう第1の処理回路、(2b)は上記第1の処理回路(2a)と同様のもので、後述する第2のメモリと電子計算機(1)とのデータ受渡し等の処理を行なう第2の処理回路、(3)はキーボード、(4a)は奇

数カラムの情報が記憶してある第1のメモリ、(4b)は偶数カラムの情報が記憶してある第2のメモリ(5a)(5b)は上記第1、第2のメモリ(4a)(4b)をそれぞれ制御する第1、および第2のメモリ制御回路、(6)はタイミング信号発生回路、(7)は第1のメモリ(4a)または第2のメモリ(4b)から与えられる文字コードとタイミング信号発生回路(6)から与えられるタイミングにより文字の表示パターンを発生するキャラクタジェネレータ、(8)はビデオ信号発生回路、(9)は表示装置(以下CRTという。)、(10)は上記第1のメモリ(4a)と第2のメモリ(4b)の出力情報を入力し、どちらか一方の出力情報をキャラクタジェネレータ(7)に与える選択回路である。

この発明は以上のように構成されているから電子計算機(1)、またはキーボード(3)から与えられた信号は第1の処理回路(2a)、第2の処理回路(2b)により制御信号かメモリ書き込み信号かが判別され、メモリ書き込み信号であれば第1、第2のメモリ制御回路(5)によりそれに対応する第

1、第2のメモリ(4a)(4b)に交互に書き込まれる。

すなわち第1のメモリ(2a)に対しては第1のメモリ制御回路(5a)によって上記信号の奇数文字情報の書き込み動作が行なわれ第2のメモリ(2b)に対しては第2のメモリ制御回路(5b)によって上記信号の偶数文字情報の書き込み動作が行なわれる。第1、および第2のメモリ(4a)(4b)のデータ(文字コード信号)はタイミング信号発生回路(6)のタイミング信号で読出され、その読出されたデータは選択回路(10)によって交互に出力される。

上記選択回路(10)によって交互に出力されたデータすなわち奇数文字、偶数文字は順次、キャラクタジェネレータ(7)に送られ、そのデータに対応する文字の表示パターンに変換される。

このようにして得られた文字の表示パターン信号はビデオ信号回路(8)により順次直列のビデオ信号に変換され、奇数文字、偶数文字、奇数文字というようにCRT(9)に表示される。

次に表示時間中においてメモリの内容を変更

したり、あるいはその内容を電子計算機で参照する場合については第3図に示すように電子計算機(1)から時間T₁の時に第1のメモリ(4a)に対して書き込みあるいは読出しのアクセス要求を行なった場合、時間T₁では第1のメモリ(4a)に対する内容の表示が優先されるので、この要求はT₂の時間まで待たされ、時間T₂~T₃の間で、アクセス動作が行なわれ、T₃の時間で終了する。また第1のメモリ(4a)に対してアクセス動作が行なわれている間は第2のメモリ(4b)からのデータは選択回路(10)を介してCRT(9)上に表示される。

従って第3図から明らかなように表示と電子計算機(1)等からのアクセス動作を交互に行なわせることにより、表示時間中でもメモリに対するアクセス動作を最大3キャラクタ表示時間内に行なうことが可能となる。

この発明は以上のようにメモリを二つに分けて設けるとともにそれぞれのメモリに制御回路を設けて表示と電子計算機等からのアクセス動

作を交互に行なうようにしているから表示時間中でもメモリに対するアクセス動作ができるといふ特徴があり、メモリへのデータ転送を従来に比べて高速に行なうことができるという利点がある。

なお上記に示したものはこの発明の一実施例であって、例えば第1のメモリ(5a)に偶数文字を第2のメモリ(5b)に奇数文字を記憶させてもよくこの他種々の変形があることはいうまでもない。

4. 図面の簡単な説明

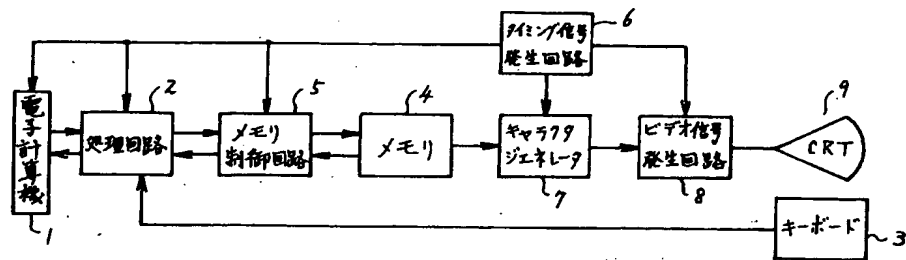
第1図は従来のディスプレイ装置を示すブロック図、第2図はこの発明の一実施例を示すディスプレイ装置のブロック図、第3図はこの発明の動作を説明するための図である。

図において、(1)は電子計算機、(2a)(2b)は処理回路、(3)はキーボード、(4a)(4b)はランダムアクセスメモリ、(5a)(5b)はメモリ制御回路、(6)はタイミング信号発生回路、(7)はキャラクタ、(8)はビデオ信号発生回路、(9)は表示装置、(10)は

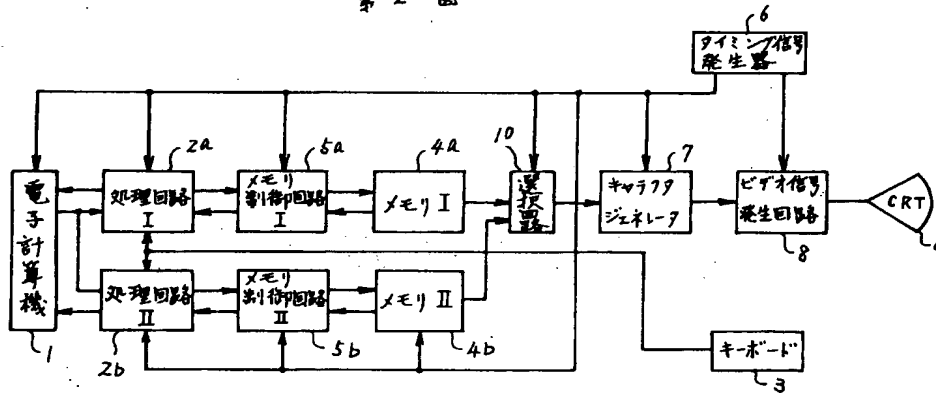
選択回路である。

なお図中同一あるいは相当部分には同一符号を付して示してある。

第 1 図



第 2 図



第 3 図

